

Capítulo 6

Transistor efeito de campo



O transistor efeito de campo (FET, *field effect transistor*) é um dispositivo que controla o fluxo de corrente por meio da tensão aplicada em um de seus terminais, diferentemente do transistor bipolar (BJT, *bipolar junction transistor*), em que o fluxo de corrente depende da corrente aplicada em seus terminais. O princípio de funcionamento desse dispositivo está baseado na modulação aplicada em seus elementos (portas), que vai controlar a corrente que circulará em uma região denominada canal.

Existem basicamente dois tipos de transistor efeito de campo: MOSFET (*metal-oxide-semiconductor FET*), também chamado de IGMOS (*insulated gate MOS*) ou transistor MOS, e JFET (*junction FET*). Os MOSFETs são mais usados, principalmente em circuitos integrados e como dispositivos de potência. Esses transistores podem ser encontrados com polaridades de canal N e canal P.

Existem muitas diferenças entre o transistor efeito de campo e o transistor bipolar; as principais são:

- Controle do fluxo da corrente: no FET é por tensão e no BJT por corrente.
- Impedância de entrada: no FET é muito alta ($> 1 \text{ M}\Omega$) e no BJT baixa (por causa da junção PN polarizada diretamente).
- Tipo de portador: no FET é um elétron livre ou lacuna e no BJT são elétron e lacuna.
- Ganho de tensão: no FET é menor que no BJT.

6.1 Transistor efeito de campo de junção

A figura 6.1a mostra, de maneira simplificada, a estrutura física de um transistor efeito de campo de junção canal N. As figuras 6.1b e 6.1c ilustram a simbologia para canal N e canal P, respectivamente. Observe que o dispositivo tem três terminais: o dreno (D, *drain* em inglês), a fonte (S, *source*) e a porta (G, *gate*). A dopagem da região da porta é muito maior que a do canal; desse modo, a região de depleção (região de carga espacial) será muito maior do lado do canal.

Observe nas figuras 6.1b e 6.1c que a posição da seta no meio ou próxima à fonte pode sugerir que é possível trocar o dreno pela fonte, o que é permitido em alguns modelos, mas não em todos; a simbologia em que a seta está mais próxima à fonte identifica os dispositivos que permitem essa troca. Na literatura sobre o tema, é possível encontrar as duas simbologias. O sentido da seta indica o sentido de condução, como em um diodo comum de junção ponte-canal (PN).

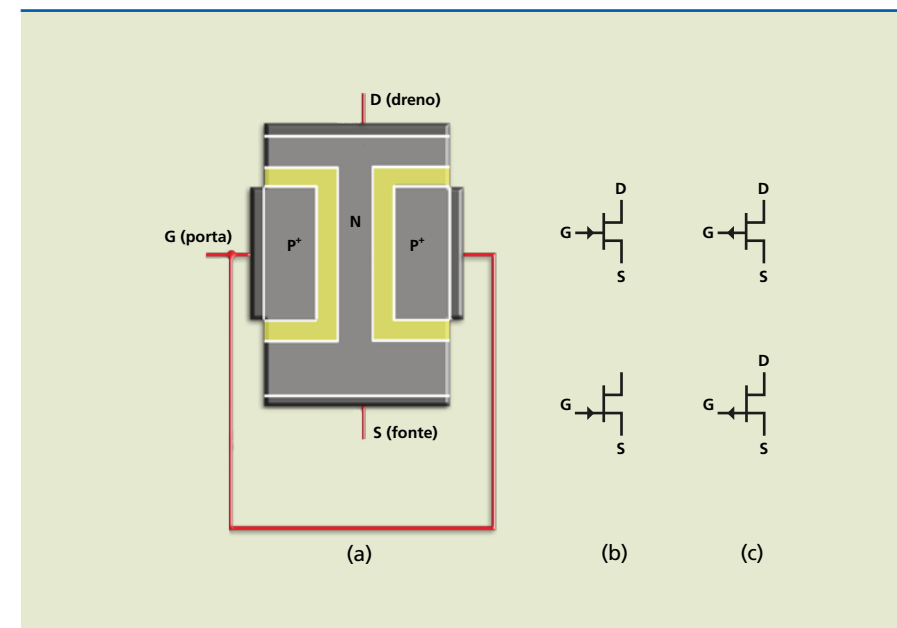


Figura 6.1

a) Estrutura física de JFET canal N,
b) simbologia para JFET canal N e
c) simbologia para JFET canal P.

Para entendermos o funcionamento, vamos analisar o modelo JFET canal N. Para o modelo JFET canal P, basta inverter o sentido da corrente e das tensões.

Consideremos inicialmente, na figura 6.2a, a tensão $V_{DS} = 0$ e a tensão V_{GS} polarizando reversamente a junção PN. Nessas condições, o canal entre o dreno e a fonte está totalmente aberto e com determinado valor de resistência. Como a tensão aplicada nessa resistência é zero, a corrente também é zero ($I_D = 0$). Se elevarmos a tensão de porta, a polarização reversa aumenta, o que faz a região de carga espacial avançar no canal até fechá-lo totalmente (figura 6.2b). Observe que a região de depleção avança mais no canal do que no lado da porta, porque a dopagem da porta é maior.

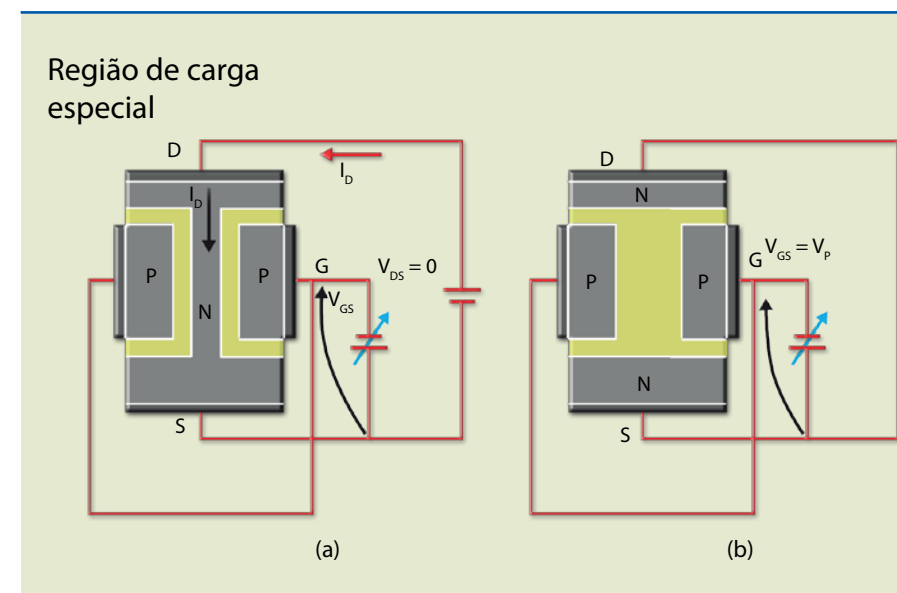


Figura 6.2

a) Polarização da porta com tensão negativa e
b) fechamento total do canal.



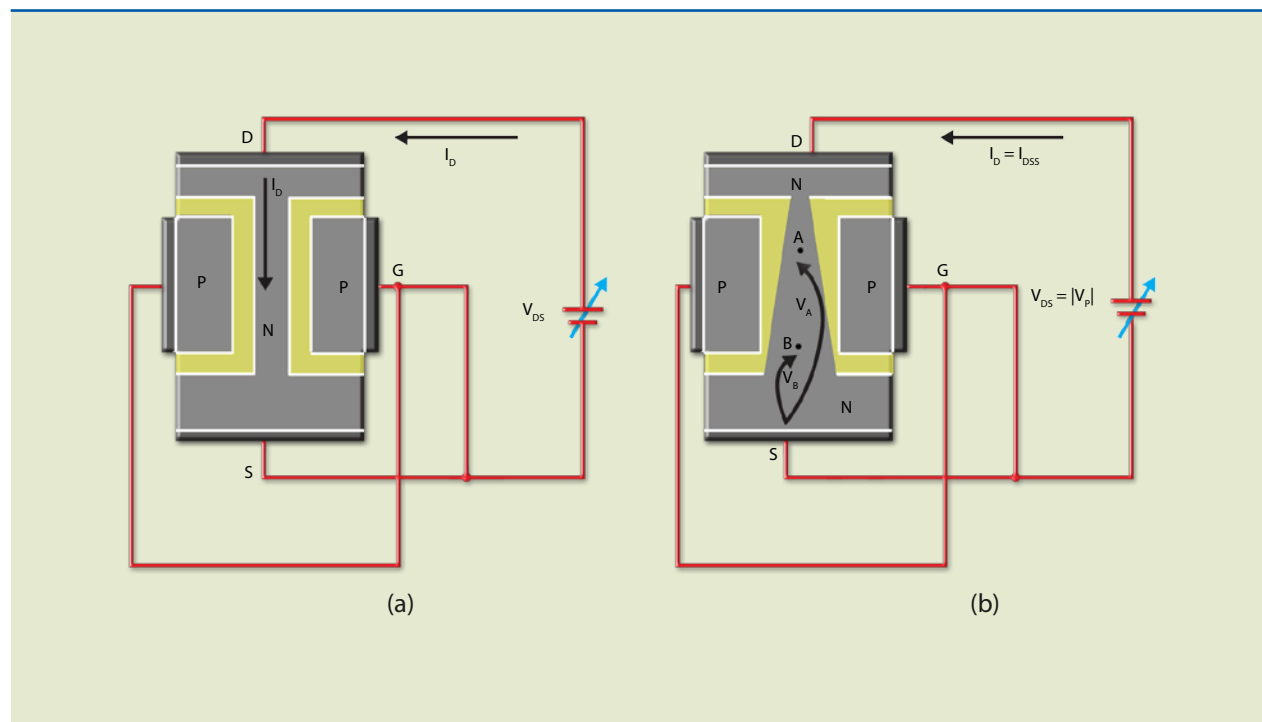
O valor da tensão de porta (V_p) que provoca o fechamento total do canal é chamada de tensão de pinçamento (*pinch-off*, em inglês), apresentando valor negativo para canal N e positivo para canal P.

Agora, vamos considerar $V_{GS} = 0$ e aplicar uma tensão entre o dreno e a fonte com a polaridade indicada na figura 6.3. O que acontece com a corrente quando V_{DS} varia?

Inicialmente, como o valor de V_{DS} é baixo, a região do canal praticamente não se altera e, dentro de certos limites, o dispositivo se comporta como resistência (figura 6.3a). À medida que V_{DS} aumenta (figura 6.3b), a corrente de dreno se eleva, causando queda de tensão ao longo do canal e seu afunilamento. A corrente de dreno provoca entre o ponto A e a fonte uma tensão V_A e entre o ponto B e a fonte uma tensão V_B , ou seja, $V_A > V_B$. Essas tensões são aplicadas na junção de maneira reversa, e no ponto onde a tensão reversa é maior a região de carga espacial avança mais no canal, isto é, o estreitamento é maior próximo ao dreno.

Figura 6.3

- a) Polarização do dreno com tensão pequena (0,1 V) e
- b) pinçamento atingido (V_p).



O estreitamento máximo ocorre quando o valor da tensão de dreno é igual (em módulo) à de pinçamento. Se a tensão de dreno continua aumentando, o dispositivo passa a se comportar como fonte de corrente constante. Isso porque as regiões de carga espacial não se unem e o estreitamento aumenta ao longo do canal (figura 6.4). Desse modo, a corrente de dreno se mantém aproximadamente constante em I_{DSS} . Na prática, existe pequeno aumento em I_D quando V_{DS} se eleva além de V_p . Se a tensão de dreno continuar aumentando, provocará a ruptura da junção, destruindo o dispositivo. Essa tensão é designada por BV_{DSS} .

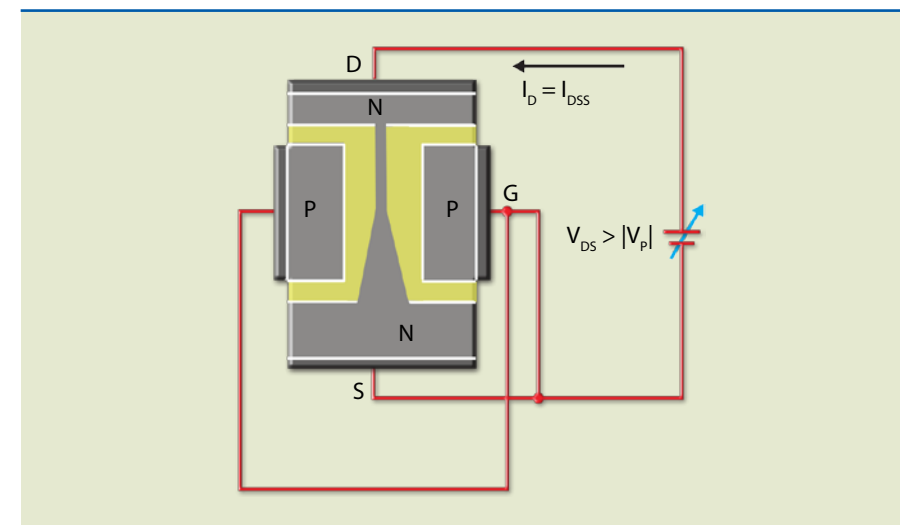


Figura 6.4

Aspecto do canal quando a tensão de dreno aumenta além de V_p .

6.1.1 Curvas características de dreno

A figura 6.5 ilustra o gráfico do comportamento do JFET canal N com $V_p = -2$ V, $V_{GS} = 0$ e tensão de dreno variando. Quando $V_{DS} = 0$, a corrente de dreno I_D também é zero. Conforme V_{DS} aumenta e se mantém com valor menor que V_p , o comportamento é o de um resistor, isto é, se a tensão de dreno se eleva, o valor da corrente de dreno aumenta proporcionalmente. A região de operação é chamada de região ôhmica. À medida que a tensão de dreno se aproxima da tensão de pinçamento, o canal se aproxima do estreitamento máximo e a curva começa a se inclinar. Se a tensão aumenta além desse valor, a variação da corrente de dreno praticamente não existe. Diz-se que o dispositivo entrou na região de saturação ou de amplificação.

Vamos considerar um exemplo em que a tensão de porta é $V_{GS} = -1$ V e a tensão de dreno está variando. Nesse caso, obtém-se uma curva semelhante à da figura 6.5, porém com valor de corrente na saturação menor que I_{DSS} .

O significado de saturação no FET é oposto ao do transistor bipolar. O valor da tensão de dreno para a qual ocorre o pinçamento máximo é $V_{DS} = 2V = |V_p|$.

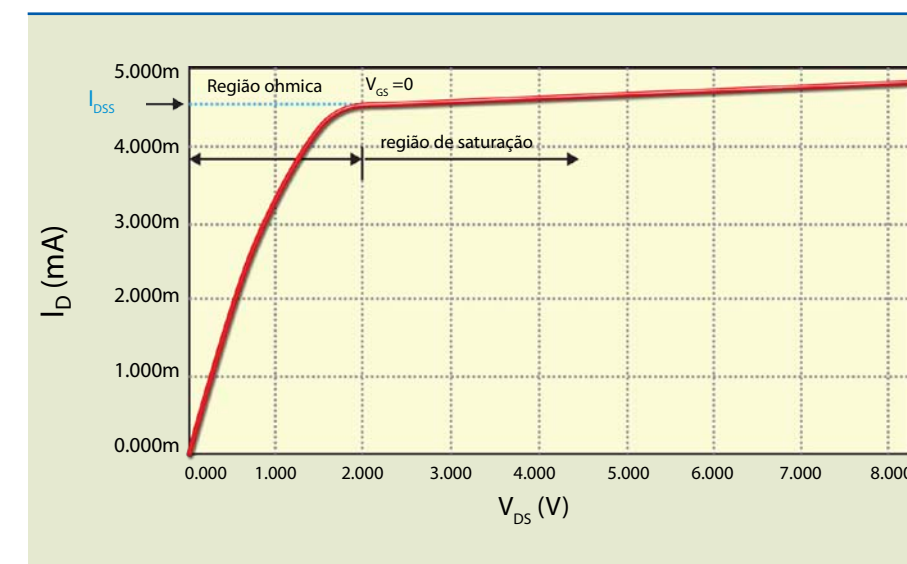


Figura 6.5

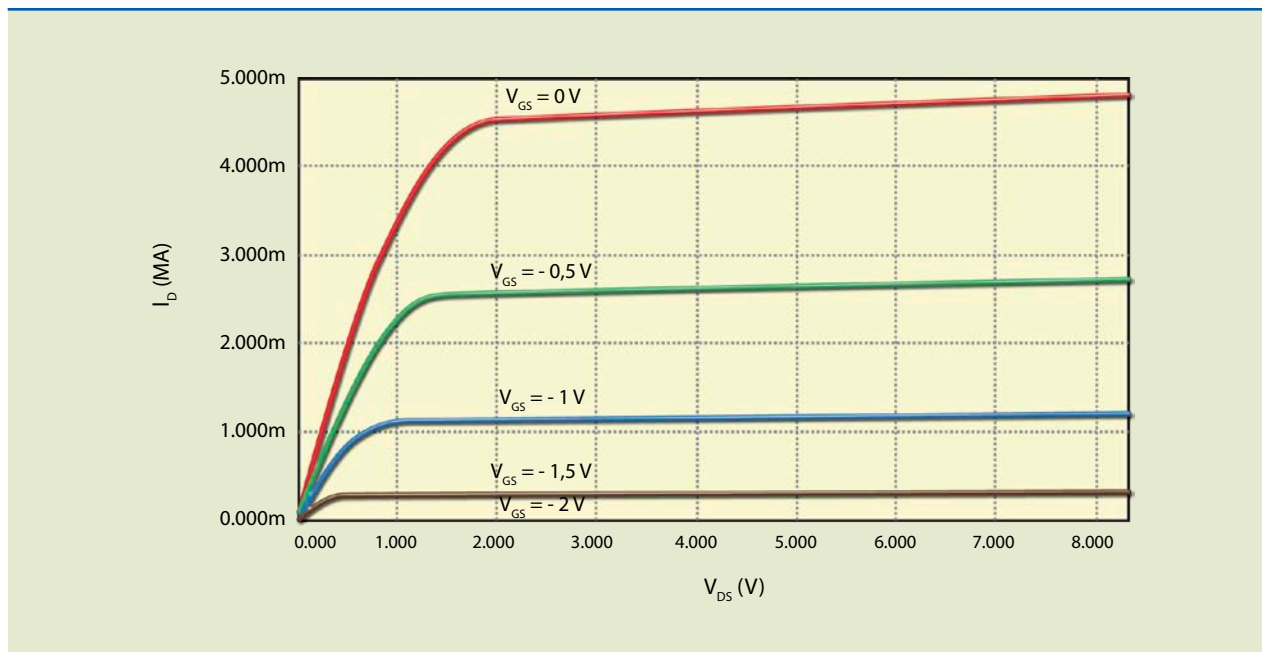
Curva característica de dreno para $V_{GS} = 0$ V para JFET com $V_p = -2$ V.



Figura 6.6

Curva característica de dreno para diversos valores de V_{GS} .

A figura 6.6 mostra a curva característica de dreno para alguns valores de V_{GS} . Observe que elas não são equidistantes nem lineares.



6.1.2 Curva característica de transferência

Figura 6.7a

Curvas características de dreno.

Consideremos, para o gráfico da figura 6.7a, um dispositivo com $V_{DS} = 4 \text{ V}$. Associado a cada valor de V_{GS} existe um valor de I_D . Se desenharmos o gráfico de $I_D \cdot V_{GS}$, obteremos a curva característica de transferência, pois os valores de entrada são transferidos para a saída. A figura 6.7a mostra como obter nas curvas características de dreno os dados para desenhar o gráfico da figura 6.7b.

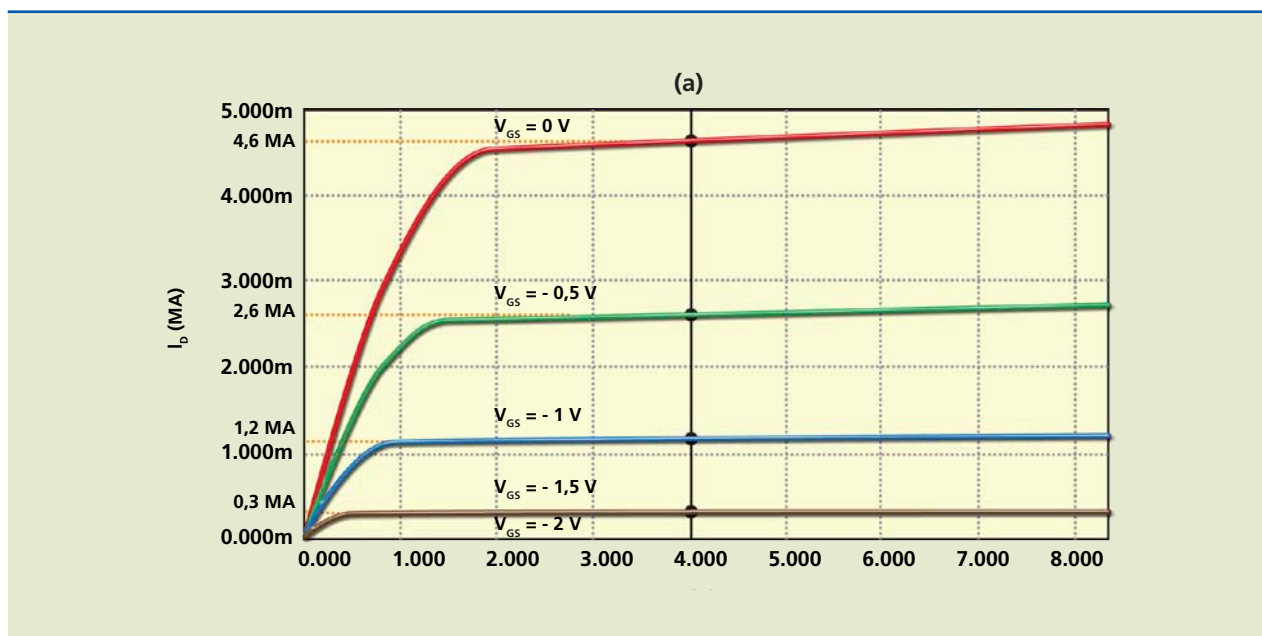
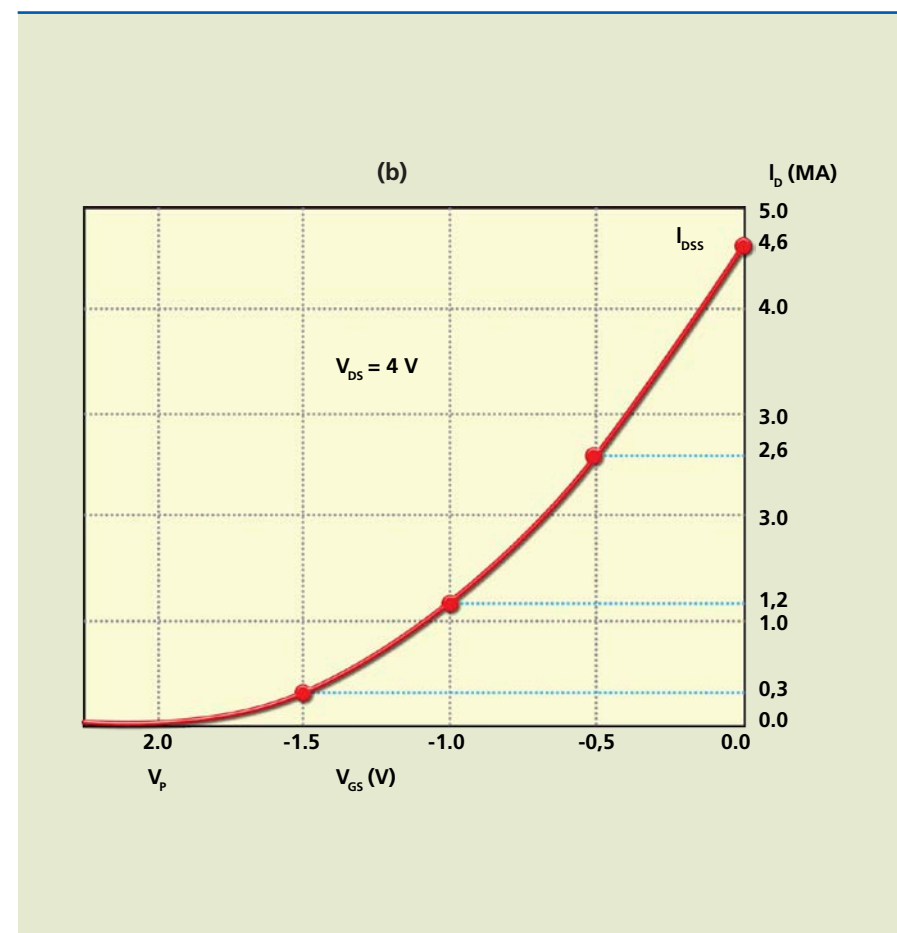


Figura 6.7b

Curva característica de transferência.



A equação que relaciona corrente de dreno com tensão de porta é dada aproximadamente por:

$$I_D = I_{DSS} \cdot \left(1 - \frac{V_{GS}}{V_P}\right)^2 \quad (6.1)$$

em que I_{DSS} é a corrente de dreno na saturação para $V_{GS} = 0$ e V_P a tensão de pinçamento.

6.1.3 Transcondutância

Esse é um importante parâmetro de um FET, definido por:

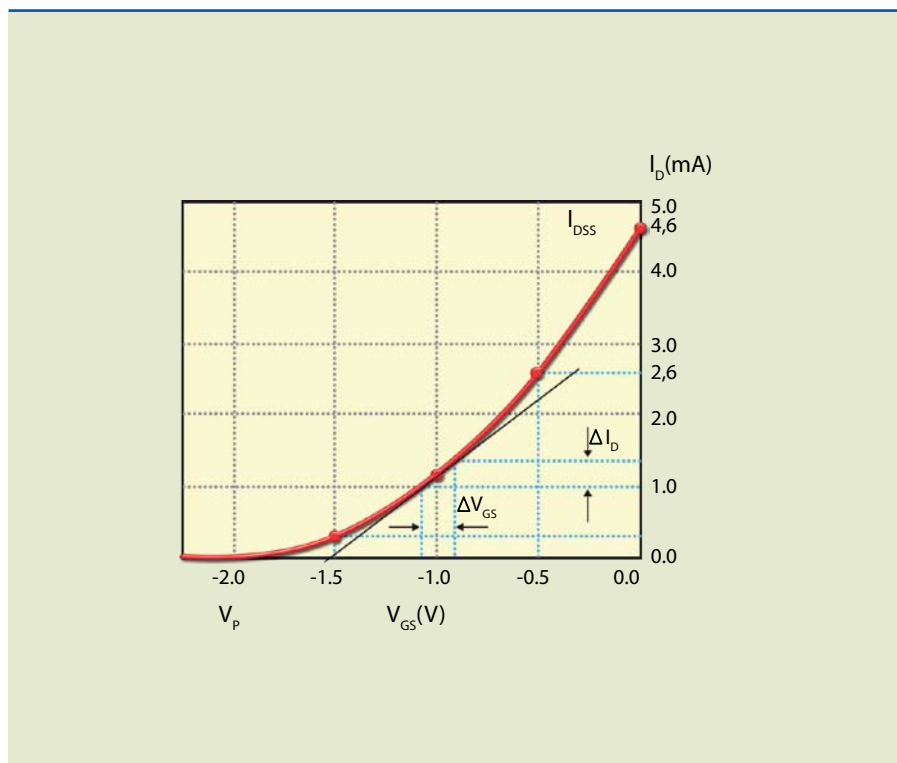
$$g_m = \frac{\Delta I_{DS}}{\Delta V_{GS}} = \frac{2 \cdot I_{DSS}}{|V_P|} \cdot \left(1 - \frac{V_{GS}}{V_P}\right) = \frac{2 \cdot I_{DSS}}{|V_P|} \sqrt{\frac{I_D}{I_{DSS}}} \quad (6.2)$$

Esse parâmetro é numericamente igual à inclinação (derivada) em determinado ponto da curva de transferência. A figura 6.8 mostra o significado da transcondutância.



Figura 6.8

Obtenção da transcondutância a partir da curva de transferência.



Resistência de saída

A resistência de saída representa fisicamente a inclinação da curva na região de saturação. Ela pode ser determinada por:

$$r_o = \frac{\Delta V_{DS}}{\Delta I_{DS}} \quad (6.3)$$

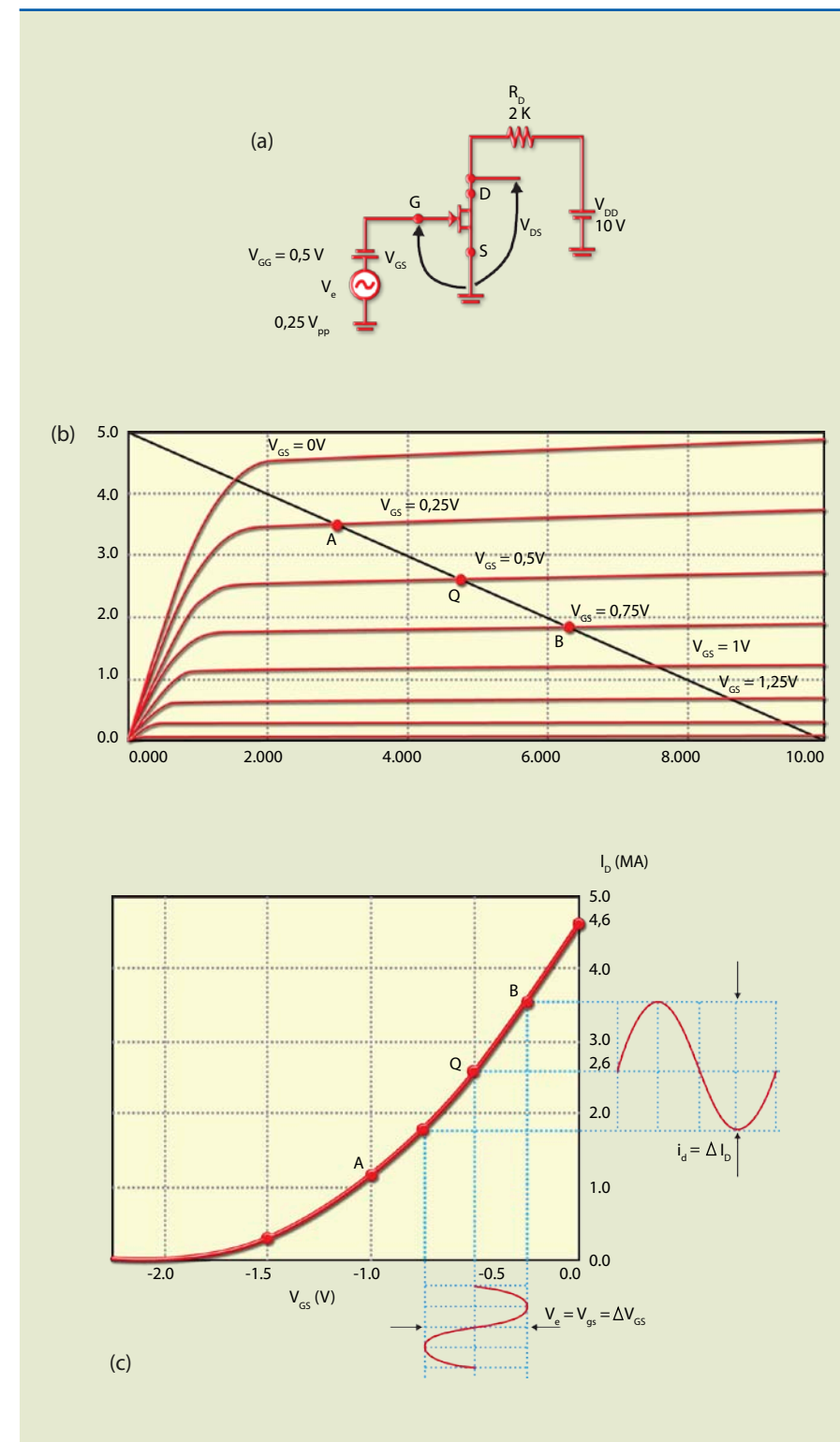
Em um circuito ideal, o valor de r_o deveria ser infinito, isto é, na região de saturação, para determinada variação de tensão de dreno, a variação da corrente de dreno seria zero e, portanto, as curvas ficariam paralelas ao eixo horizontal.

6.1.4 O princípio de funcionamento como amplificador

Consideremos o circuito da figura 6.9, amplificador dreno comum. O JFET utilizado nesse circuito apresenta as características indicadas na figura 6.7. Na entrada, a tensão da bateria polariza a porta em $-0,5 \text{ V}$ (ponto Q). Se a esse valor de tensão é adicionada uma tensão senoidal de $0,25 \text{ V}$ de pico ($\Delta V_{GS} = v_{gs} = 0,25 \text{ V}$), a tensão de porta varia entre $-0,25 \text{ V}$ e $-0,75 \text{ V}$, deslocando o ponto quiescente entre A e B na reta de carga. Conseqüentemente, a tensão entre o dreno e a fonte também varia. Como essa variação é maior que a da tensão de porta, há ganho de tensão no dispositivo. Para não ocorrer distorção, a variação deve acontecer em um trecho aproximadamente linear das curvas de dreno ou de transferência. O ganho de tensão nos amplificadores com FET costuma ser menor que nos amplificadores com transistor bipolar (BJT).

Figura 6.9

Amplificador dreno comum:
 a) circuito,
 b) curvas de dreno com reta de carga e
 c) curva de transferência mostrando a relação entre a entrada (V_{GS}) e a saída (I_D ou V_{DS}).



Outra maneira de mostrar o princípio de operação do FET como amplificador é por meio da curva de transferência ($I_D \cdot V_{GS}$). Na figura 6.9c, essa curva está representada com um sinal de $0,25 \text{ V}$ de pico aplicado ao redor do ponto quiescente $V_{GSQ} = -0,5 \text{ V}$. A variação da tensão de porta provoca alteração na corrente



de dreno, que, ao passar pela resistência de dreno, volta a ocasionar variação de tensão no dreno. O ganho de tensão é então calculado por:

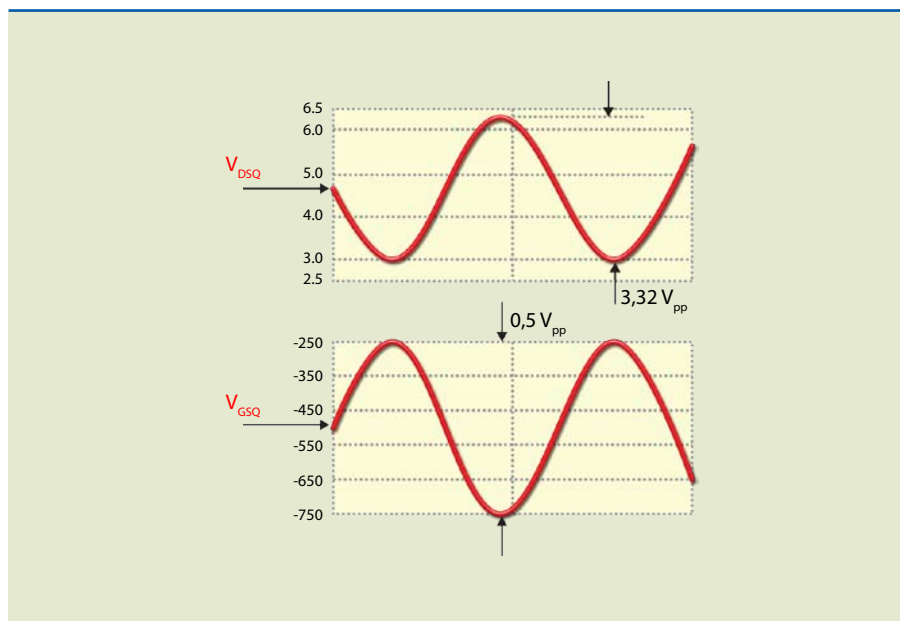
$$A_v = \frac{V_s}{V_e} = \frac{R_D \cdot \Delta I_D}{\Delta V_{GS}} \quad (6.4)$$

As formas de onda da entrada e da saída estão representadas na figura 6.10. Para essas condições, o ganho de tensão pode ser determinado por:

$$A_v = \frac{V_s}{V_e} = \frac{\Delta V_{DS}}{\Delta V_{GS}} = \frac{3,32 \text{ V}}{0,5 \text{ V}} = 6,64$$

Nesse caso, a saída é 6,64 vezes maior que a entrada e defasada de 180°. Podemos apresentar essa informação de outro modo, dizendo simplesmente que o ganho vale -6,64.

Figura 6.10
Formas de onda do circuito da figura 6.9a para $V_{GSQ} = -0,5 \text{ V}$.



6.1.5 Polarização do JFET

Quando estudamos transistor bipolar, vimos que polarizar um transistor significa localizar seu ponto quiescente (Q). Essa polarização garante que, ao variarmos a tensão de entrada, o ponto Q se desloca na reta de carga de tal modo que permanece na região de amplificação ou região ativa (região do patamar das curvas de dreno). Se o ponto Q não for bem localizado, pode ocorrer aumento da distorção no sinal de saída.

Vamos analisar o que ocorrerá com o ponto Q representado na figura 6.10a se o sinal aplicado continuar tendo amplitude de $0,5 \text{ V}_{pp}$, porém alterando V_{GSQ} para $-1,5 \text{ V}$. Observe na figura 6.11 como passam a ser as formas de onda.

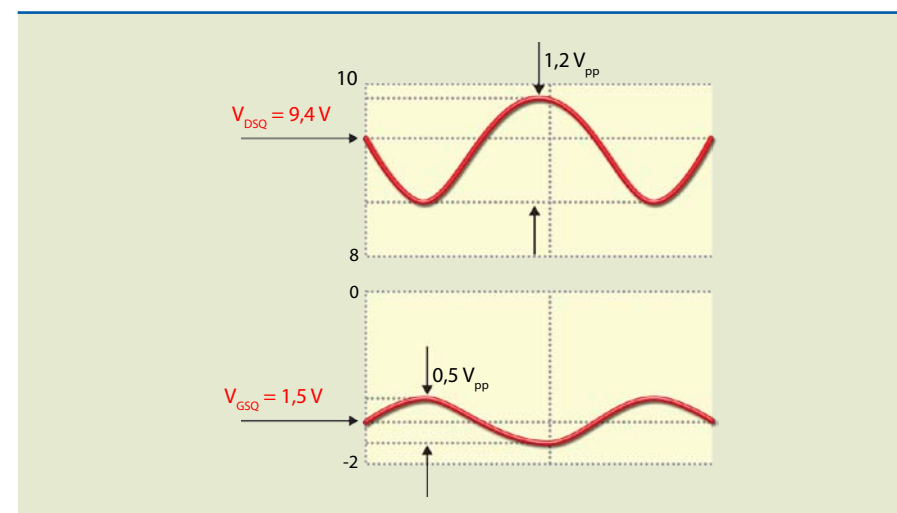


Figura 6.11
Formas de onda do circuito da figura 6.9a para $V_{GSQ} = -1,5 \text{ V}$.

Note que houve redução da amplitude do sinal e elevação do grau de distorção, ocasionando mudanças na localização do ponto Q.

Polarização fixa

Retorne ao circuito da figura 6.9a e veja como a polarização está ocorrendo; falta um caminho para a corrente reversa da junção PN. No circuito da figura 6.12, também há polarização, porém o caminho para a corrente reversa é pela resistência R_G . Se durante a polarização a corrente reversa é desprezada, a queda de tensão na resistência R_G tende a zero e, portanto, $V_{GS} = V_{GG}$. Para que a resistência de entrada apresente o maior valor possível, recomenda-se que o resistor R_G tenha resistência elevada. Como na prática a corrente reversa não é zero e depende da temperatura, a tensão efetivamente de polarização diminuiria.

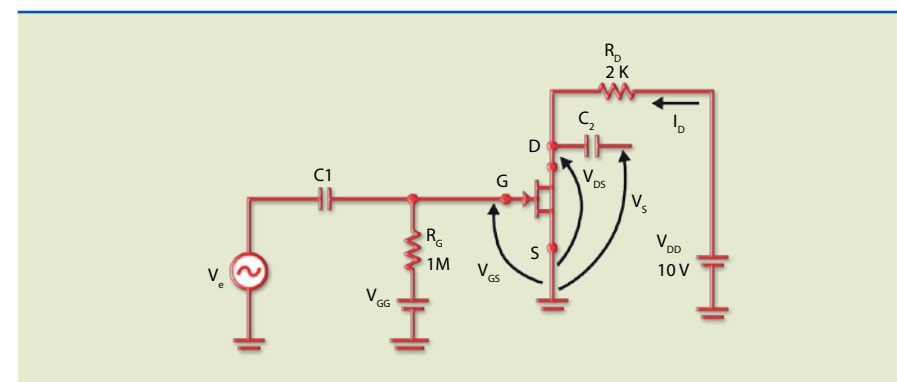


Figura 6.12
Amplificador fonte comum com polarização fixa.

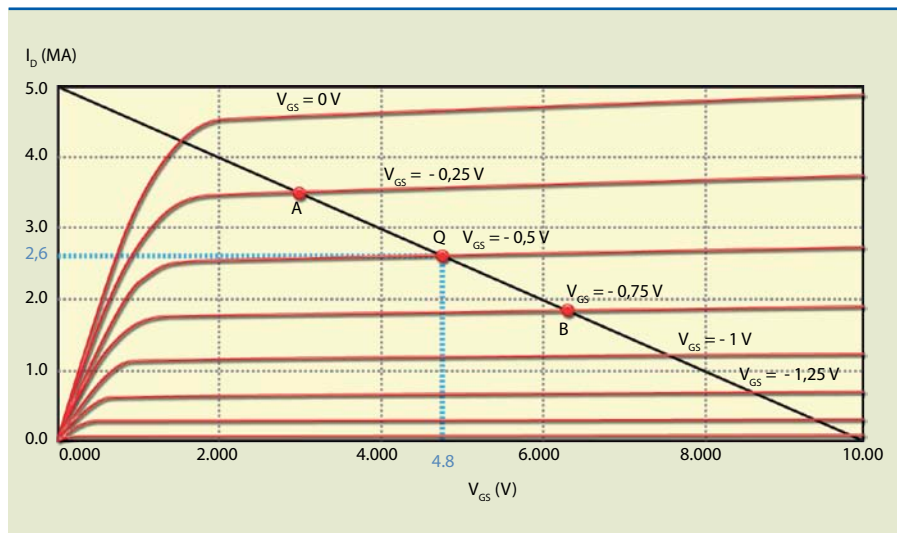
A figura 6.13 ilustra a determinação do ponto Q de maneira direta, isto é, com $V_{GSQ} = -0,5 \text{ V}$. Para isso, desenha-se a reta de carga do dreno e observa-se onde ela intercepta a curva de $V_{GS} = -0,5$. É essa interseção que determina o ponto Q para os outros valores. Assim:

$I_{DQ} = 2,6 \text{ mA}$ e $V_{DSQ} = 10 - 2 \text{ K} \cdot 2,6 \text{ mA} = 4,8 \text{ V}$, que é igual ao valor obtido diretamente no gráfico da figura 6.13.



Figura 6.13

Determinação do ponto Q – polarização fixa.

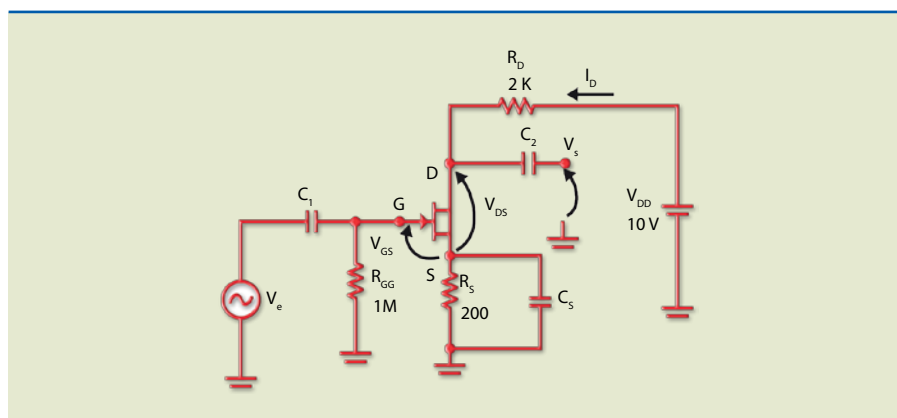


Autopolarização

O circuito de polarização fixa usa duas fontes: V_{DD} e V_{GG} . O circuito da figura 6.14, conhecido por autopolarização, utiliza somente a fonte V_{DD} para polarizar o dreno e a porta. Nesse caso, a polarização ocorre por meio da tensão em R_S , isto é, $V_{GS} = -R_S \cdot I_D$, admitindo que a corrente reversa é desprezível; portanto, a queda de tensão em R_{GG} também pode ser considerada igual a zero.

Figura 6.14

Amplificador fonte comum com autopolarização.



Para o circuito da figura 6.14, são válidas as equações:

$$V_{GS} = -R_S \cdot I_D \quad (6.5) \text{ e}$$

$$V_{DS} = V_{DD} - (R_S + R_D) \cdot I_D \quad (6.6)$$

No circuito de autopolarização, ao desenhar a reta de carga no circuito de dreno, a determinação do ponto Q não é tão simples como no caso do circuito de polarização fixa, pois o valor de V_{GSQ} é imposto por uma fonte separada (V_{GG}). Para determinar o ponto Q no circuito de autopolarização, é aconselhável usar a curva de transferência. A interseção dessa curva com a reta de carga da fonte determina o ponto Q.

Na figura 6.15, com a determinação do ponto Q, podemos obter os seguintes valores:

$$V_{GSQ} = -0,52 \text{ V e } I_{DQ} = 2,57 \text{ mA.}$$

Portanto:

$$V_{DSQ} = 10 - (0,2 + 2) \cdot 2,57 \text{ mA} = 4,35 \text{ V}$$

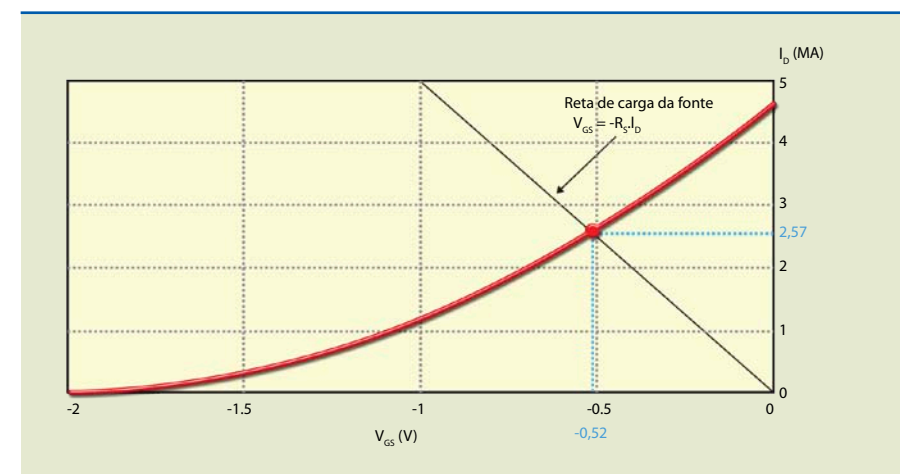


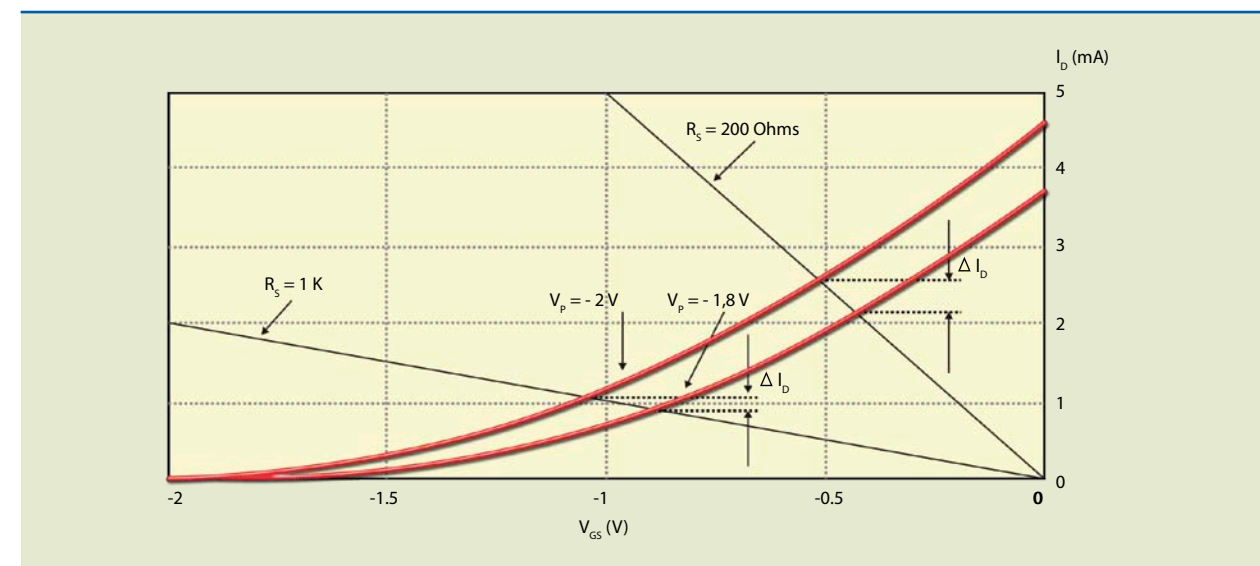
Figura 6.15

Curva de transferência e reta de carga da fonte.

Um dos problemas que os transistores efeito de campo apresentam é a variação de parâmetros. Por exemplo, para um mesmo tipo de transistor, o valor de V_P pode variar entre dois limites, alterando, conseqüentemente, o ponto de operação. A figura 6.16 mostra o que acontece com o ponto Q quando consideramos duas curvas-limite, uma para um transistor com $V_P = -2 \text{ V}$ e outra com $V_P = -1,8 \text{ V}$ para dois valores de resistência de fonte: $R_S = 200 \Omega$ e $R_S = 1000 \Omega$. Observe que, quanto maior o valor de R_S , menor é a variação (ΔI_D), porém o ponto de operação se dará em uma região menos linear e de menor ganho.

Figura 6.16

Influência da variação do ponto Q quando V_P e I_{DSS} são diferentes e para diferentes valores de R_S .

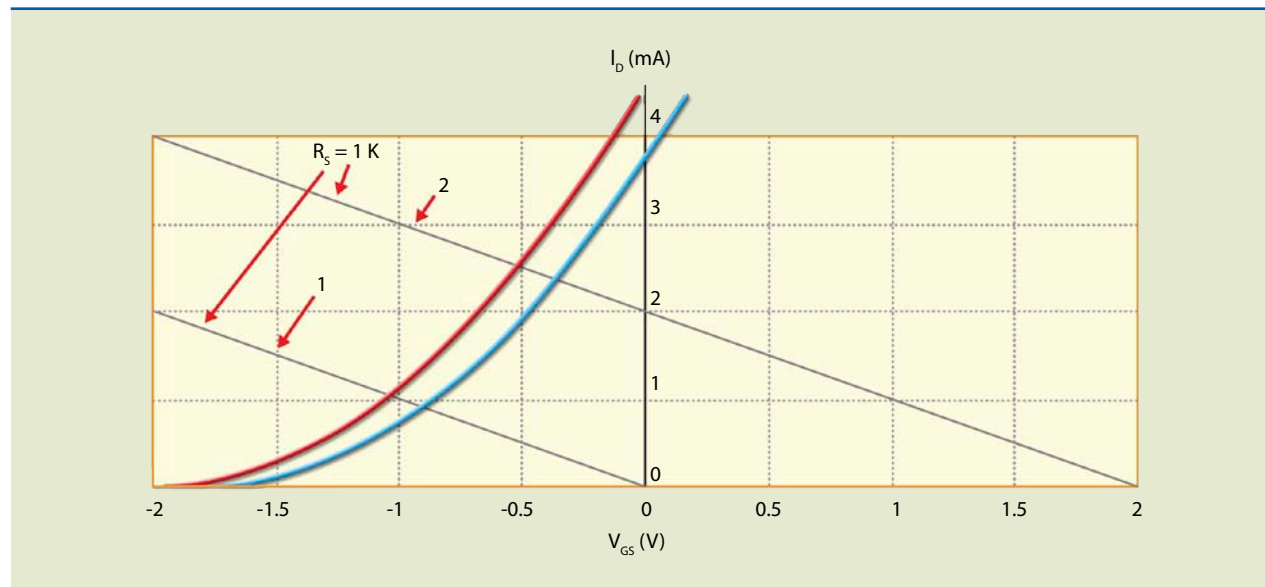


Polarização por divisor de tensão

Figura 6.17

Reta de carga da fonte para
1) autopolarização e
2) polarização por divisor de tensão.

Como vimos no circuito de autopolarização, o resistor R_S deve ter o maior valor de resistência possível para que variações nos parâmetros do FET não causem mudanças no ponto Q. Isso, porém, leva o circuito a operar com baixos valores de corrente e, em consequência, baixo ganho de tensão. Uma solução para trabalhar com valores de R_S maiores está indicada no gráfico da figura 6.17.



Nesse gráfico, podemos observar que a inclinação das duas retas é a mesma (a inclinação depende do valor da resistência). Observe que a reta 2 se estende para valores de V_{GS} positivos.

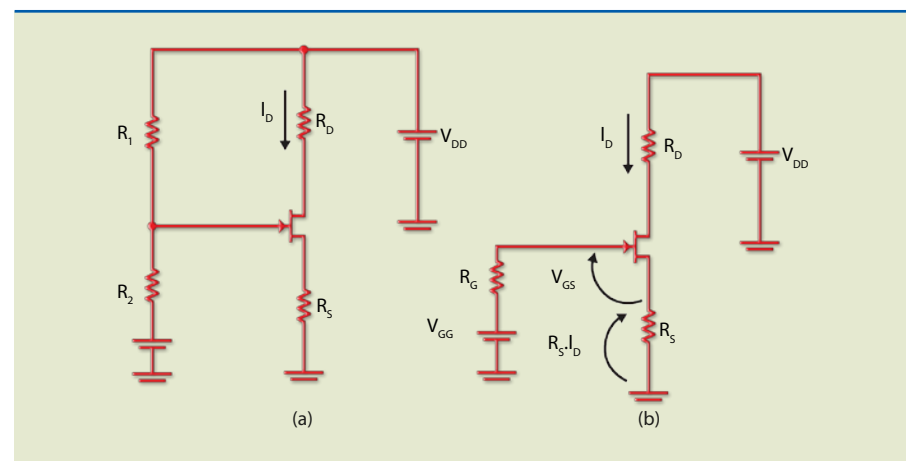
Os circuitos da figura 6.18 permitem obter o gráfico da reta 2 da figura 6.17.

A equação da reta 2 é:

$$V_{GG} = V_{GS} + R_S \cdot I_D \text{ ou } V_{GS} = V_{GG} - R_S \cdot I_D \quad (6.7)$$

Figura 6.18

a) Polarização por divisor de tensão e
b) circuito equivalente de porta.



Observe que aparentemente a fonte V_{GG} polariza a porta de maneira direita, mas de fato isso não acontece, pois a tensão aplicada em R_S é alta o bastante para que $V_{GS} < 0$.

Desse modo, podemos obter:

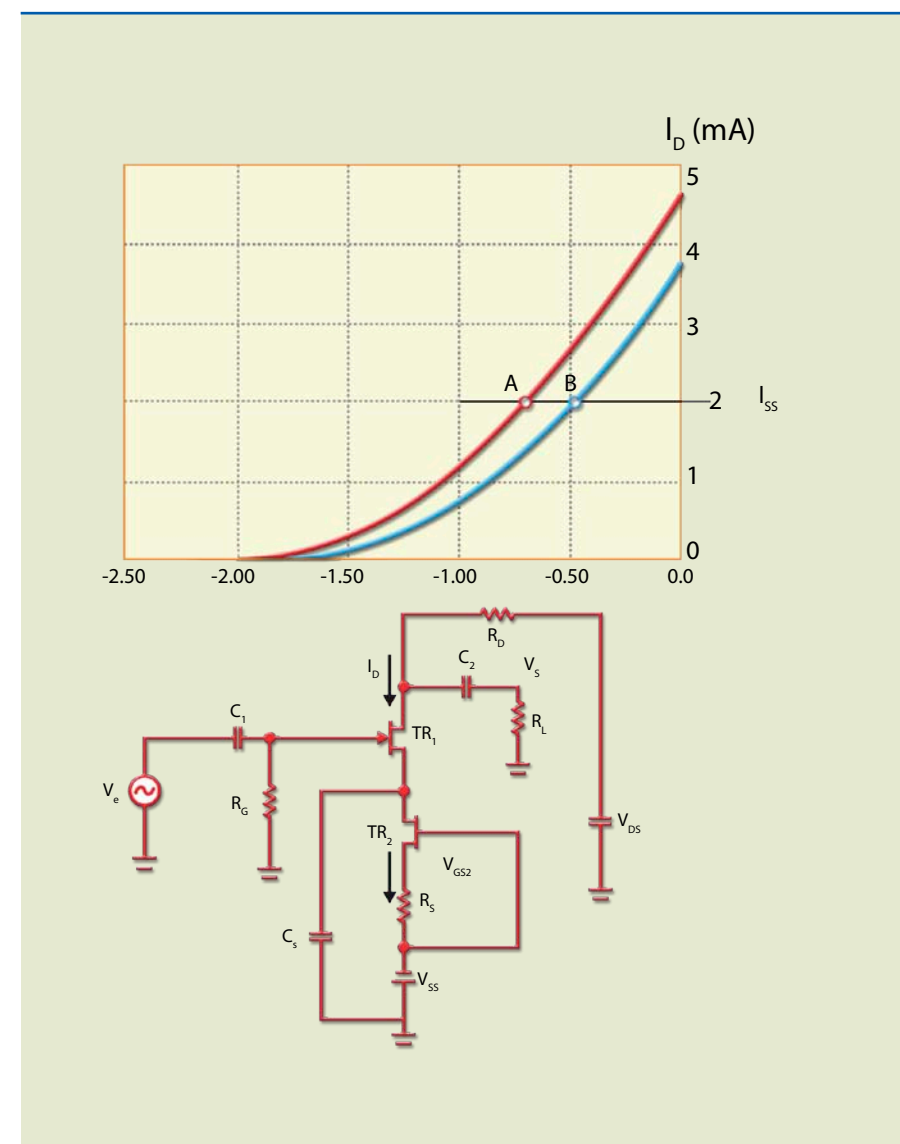
$$V_{GG} = \frac{R_1}{R_1 + R_2} \cdot V_{DD} \text{ e } R_G = R_1 // R_2 = \frac{R_1 \cdot R_2}{R_1 + R_2} \quad (6.8)$$

Polarização por corrente constante

Considere um circuito em que na fonte seja colocado um gerador de corrente constante de valor I_{SS} ; portanto, $I_D = I_{SS}$. Essa situação corresponde a ter um valor de R_S extremamente elevado; a consequência é que se houver variação de parâmetro a variação de corrente é zero.

Figura 6.19

Circuito de polarização por fonte de corrente constante.



Na figura 6.19, o dispositivo TR₁ é um transistor amplificador e TR₂ um transistor que é fonte de corrente constante. Para determinarmos R_S, devemos impor um valor de I_D – por exemplo, 2 mA –, consultar a curva de transferência e determinar qual valor de V_{GS} corresponde a esse valor em I_D. Supondo que a curva usada seja a máxima (V_p = -2 V), o valor determinado será de aproximadamente 0,68 V. Então, o valor estimado para R_S será de:

$$R_S = \frac{0,68 \text{ V}}{2 \text{ mA}} = 0,34 \text{ K} = 340 \Omega \quad (6.19)$$

Exemplo de JFET comercial

Vamos considerar apenas um exemplo de JFET comercial, o BF245A. A figura 6.20 mostra a pinagem e o aspecto desse dispositivo; na tabela 6.1, encontram-se os limites máximos; e a tabela 6.2 apresenta algumas características elétricas.

Figura 6.20
Aspecto físico do JFET BF245A, com encapsulamento TO-92.

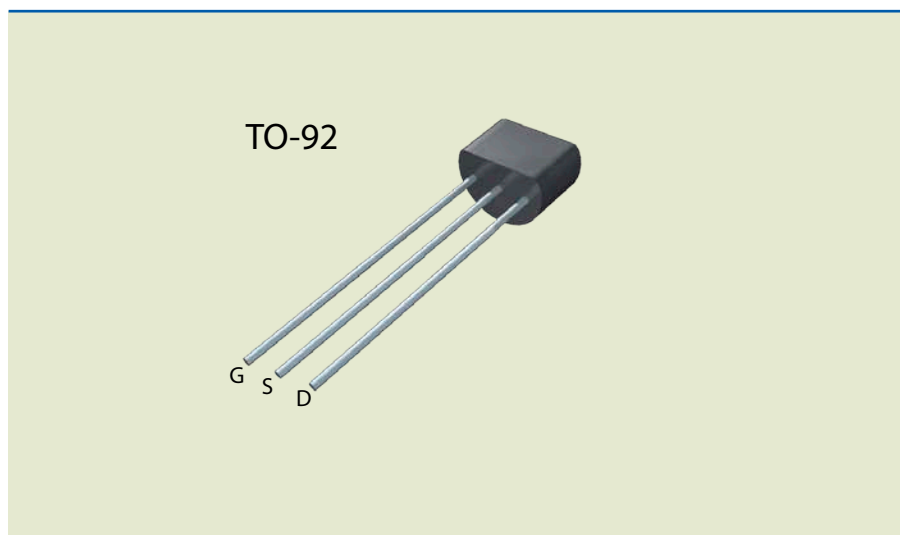


Tabela 6.1
Limites máximos do JFET BF245A (T_C = 25 °C).

Symbol	Parameter	Value	Units
V _{DG}	Drain-Gate Voltage	30	V
V _{GS}	Gate-Source Voltage	30	V
I _{GF}	Forward Gate Current	10	mA
P _D	Total Device Dissipation @ TA = 25 °C Derate above 25 °C	350 2.8	mW mW/°C
T _J , T _{STG}	Operating and Storage Junction Temperature Range	- 55 ~ 150	°C

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Units
Off Characteristics						
V _{(BR)GSs}	Gate-Source Breakdown Voltage	V _{DS} = 0, I _G = 1 μA	30			V
V _{GS}	Gate-Source	BF245A BF245AB BF245C V _{DS} = 15 V, I _D = 200 μA	0.4 1.6 3.2		2.2 3.8 7.5	V
V _{GS(off)}	Gate-Source Cut-off Voltage	V _{DS} = 15 V, I _D = 10 nA	-0.5		-8	V
I _{GSS}	Gate Reverse Current	V _{GS} = 20 V, V _{DS} = 0			5	nA
On Characteristics						
I _{DSS}	Zero-Gate Voltage Drain Current		2 6 12		6.5 15 25	mA
		BF245A BF245AB BF245C V _{GS} = 15 V, V _{GS} = 0				
g _{fs}	Common Source Forward Transconductance	V _{GS} = 15 V, V _{DS} = 0, f = 1 KHz	3		6.5	mΩ

6.1.6 Amplificador de pequenos sinais

A figura 6.21 apresenta o circuito equivalente do FET para frequências baixas (as capacitâncias parasitas não são levadas em conta).

Tabela 6.2
Algumas características físicas do JFET BF245 (T_C = 25 °C).

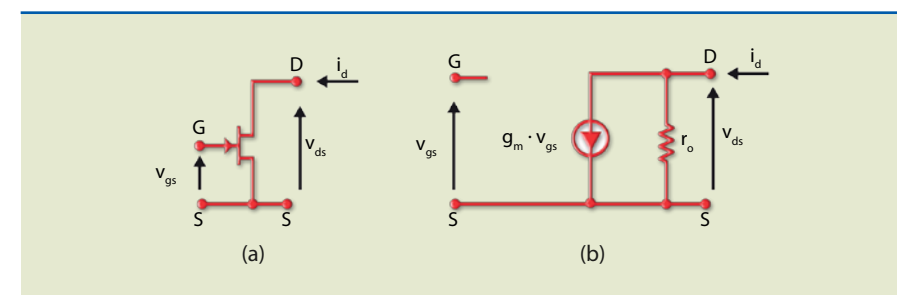


Figura 6.21
a) FET e b) modelo simplificado para pequenos sinais.

O conceito de circuito equivalente para pequenos sinais é semelhante ao apresentado no estudo do transistor bipolar, possibilitando estimar o valor do ganho. Nesse circuito, a entrada é representada por uma junção polarizada reversamente e o circuito equivalente, em consequência, por um circuito aberto. Já o circuito equivalente de saída é representado por uma fonte de corrente cujo valor depende da tensão entre a porta (G) e a fonte (S) de tensão, em que o fator de proporcionalidade é chamado de transcondutância (g_m), já definida na seção 6.1.3. A resistência r_o é a resistência de saída, que idealmente é infinita, mas na prática tem um valor. A figura 6.22a apresenta um amplificador fonte comum com auto-polarização e a figura 6.22b, o circuito equivalente.



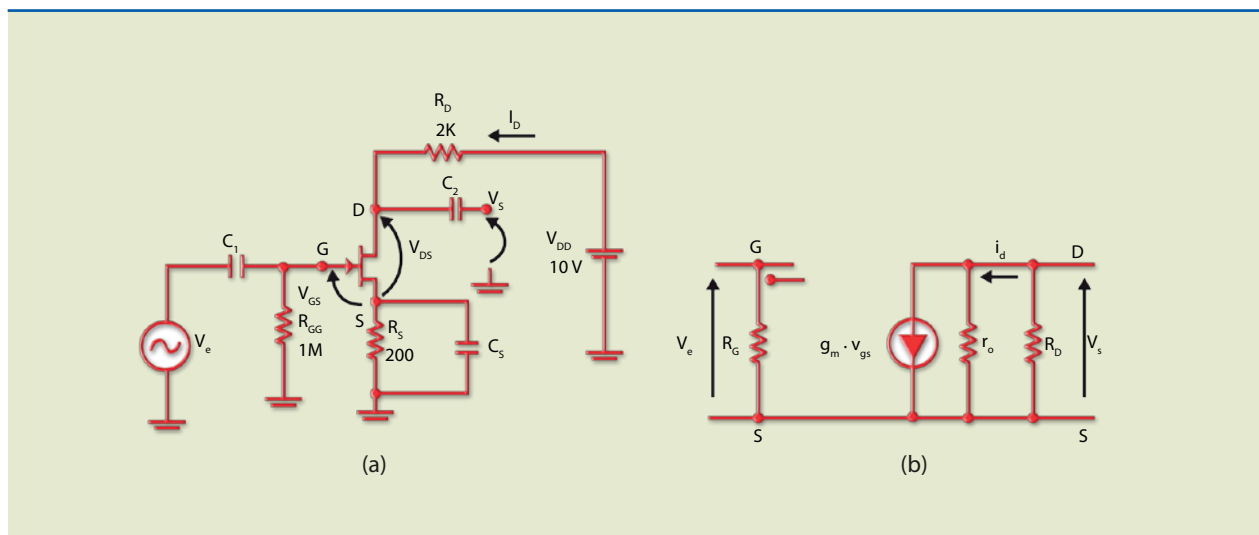


Figura 6.22
a) Amplificador fonte comum e b) circuito equivalente.

É importante recordar que, para obter o circuito equivalente, os capacitores e a fonte CC devem ser colocados em curto-circuito. As tensões e correntes representadas na figura 6.22b são variações.

A determinação do ganho de tensão pode ser:

$$\text{Ganho} = A_V = \frac{V_S}{V_e} = \frac{-g_m v_{gs} \cdot (r_o // R_D)}{v_{gs}} = -g_m \cdot (r_o // R_D) \cong -g_m \cdot R_D \quad (6.10)$$

6.2 Transistor MOSFET

Como visto no início deste capítulo, existe mais de um tipo de transistor efeito de campo. O transistor de junção (JFET) usa a tensão reversa aplicada em uma junção PN para variar a largura da região de carga espacial na região do canal, alterando, desse modo, sua condutividade. O outro tipo de transistor efeito de campo é o MOSFET (*metal-oxide-semiconductor FET*) ou IGFET (*insulated gate FET*). Esse dispositivo controla também a condutividade do canal condutor por meio da tensão aplicada entre o canal e a porta, criando um caminho que conecta o dreno e a fonte com um isolante. Assim, mesmo invertendo a tensão, não haverá corrente de porta.

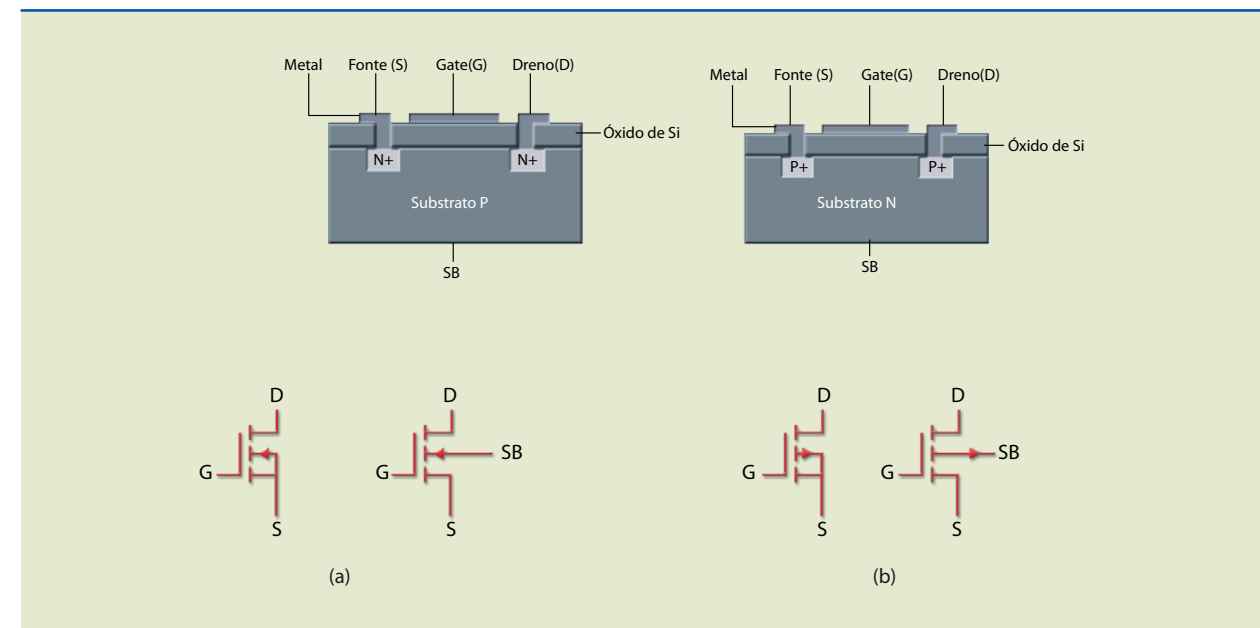
Existem basicamente dois tipos de MOSFET: depleção e intensificação; crescimento ou acumulação (*enhancement*), cada um deles podendo ter canal N ou canal P.

A figura 6.23 mostra a estrutura simplificada e a simbologia de dois MOSFETs tipo intensificação, um canal N e outro canal P.

O MOSFET é fabricado com uma base chamada substrato (no caso de MOSFET canal N, essa região é P). Duas regiões fortemente dopadas tipo N são criadas no substrato, originando o dreno e a fonte. Uma camada isolante de dióxi-

do de silício ultrapuro com espessura entre 3 nm e 20 nm é depositada sobre a região do substrato entre o dreno e a fonte. No início da indústria eletrônica, aplicava-se uma camada de metal (o M de MOSFET) sobre a camada de dióxido. Atualmente, para atender às necessidades tecnológicas, essa camada é de silício policristalino.

Figura 6.23
Estrutura física de MOSFETs:
a) canal N e b) canal P, com as respectivas simbologias.



Na maior parte das aplicações, o substrato é ligado à fonte (S), o que não altera o funcionamento do circuito. Existem casos em que o substrato pode funcionar como uma segunda porta, fazendo com que uma tensão aplicada no substrato altere a corrente de dreno. Em nossas análises, consideraremos o substrato sempre ligado à fonte.

6.2.1 Funcionamento do MOSFET tipo crescimento

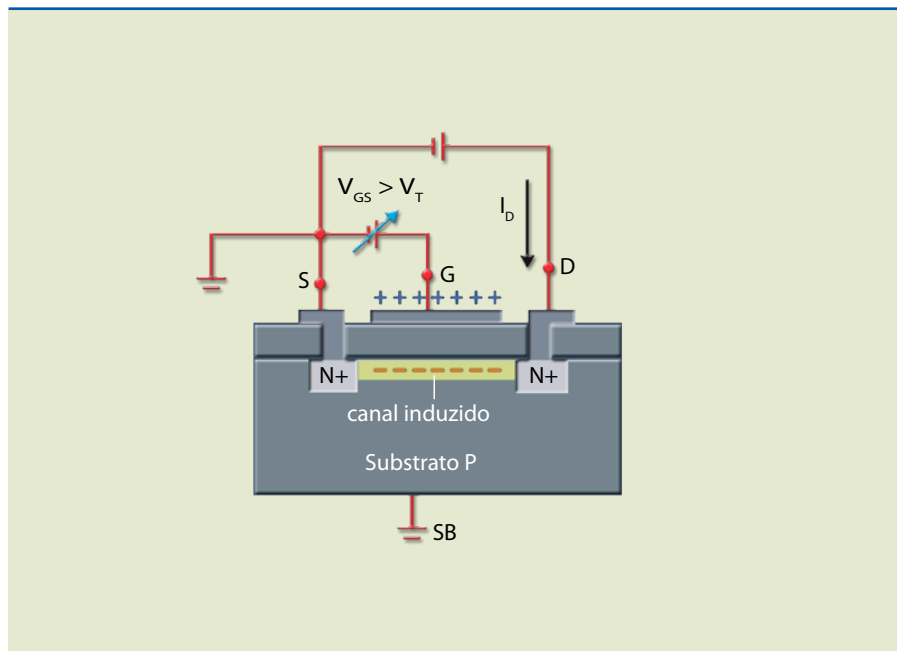
Para entendermos a operação desse dispositivo, vamos considerar o MOSFET tipo crescimento canal N da figura 6.24, que mostra a polaridade das tensões (V_{GS} e V_{DS}) e o sentido da corrente de dreno (I_D).

Com a aplicação de uma tensão positiva na porta, os elétrons (minoritários) do substrato são atraídos para a região abaixo do óxido de porta e as lacunas livres do substrato se movem para baixo. Na região de silício abaixo da porta, quando a densidade de cargas livres negativas for maior que a de positivas, será induzido um canal condutor, ligando a região da fonte à do dreno. Nessa condição, o valor da tensão de porta resultante é chamado de tensão de limiar (*threshold voltage*, V_T). O valor de V_T é controlado durante a fabricação do dispositivo, podendo variar de 1 V a 5 V. Quanto maior a diferença de tensão entre os valores de V_{GS} e de V_T , maior será a indução de cargas negativas no canal, o que, conseqüentemente, aumentará a condutividade do canal, ou seja, a condutividade do canal é proporcional a $V_{GS} - V_T$. Portanto, a corrente de dreno é controlada pelo valor da tensão de porta.



Figura 6.24

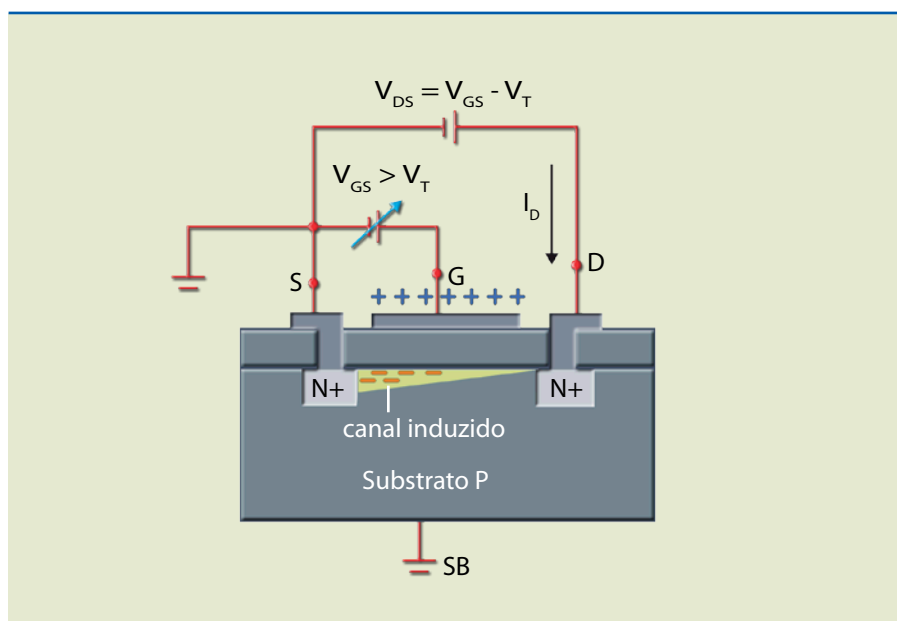
MOSFET tipo crescimento com tensões de polarização.



Se levarmos em conta o aumento da tensão V_{DS} , a corrente de dreno se elevará, e, inicialmente para pequenos valores de V_{DS} , a corrente de dreno será proporcional à tensão de dreno. O transistor, então, se comportará como resistência controlada por tensão. Aumentando o valor de V_{DS} , para $V_{DS} = V_{GS} - V_T = V_{DSsat}$ (tensão de saturação), o canal próximo ao dreno ficará muito estreito (figura 6.25).

Figura 6.25

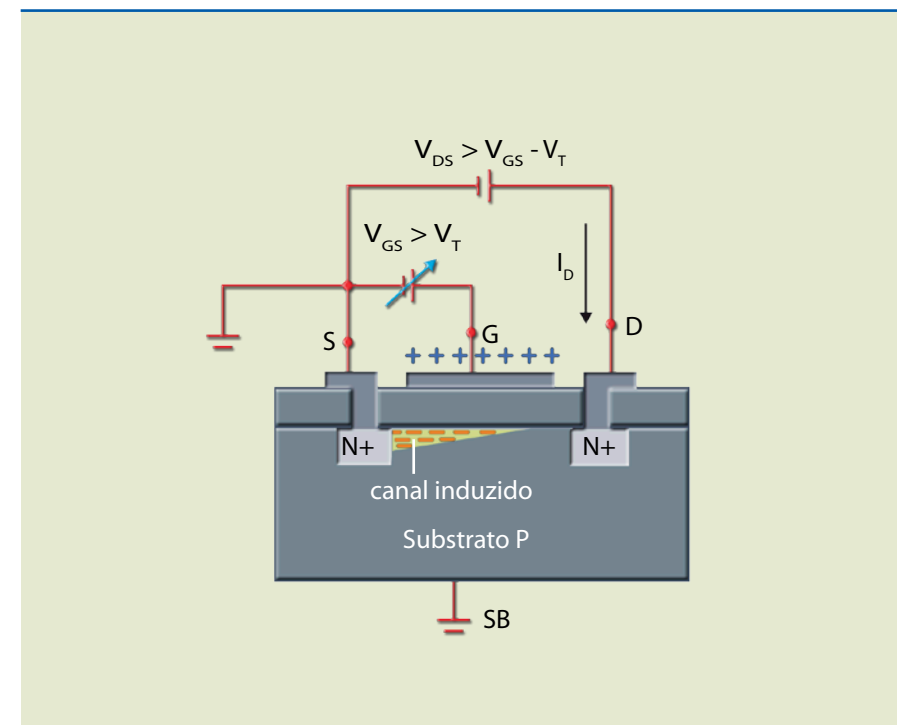
MOSFET tipo crescimento com $V_{GS} > V_T$ e $V_{DS} = V_{GS} - V_T = V_{DSsat}$.



Continuando a análise, vamos considerar a tensão de dreno aumentando além da tensão de saturação. Nesse caso, observaremos o estreitamento aumentando no sentido da fonte (figura 6.26), e, a partir desse valor, a corrente de dreno ficará praticamente constante.

Figura 6.26

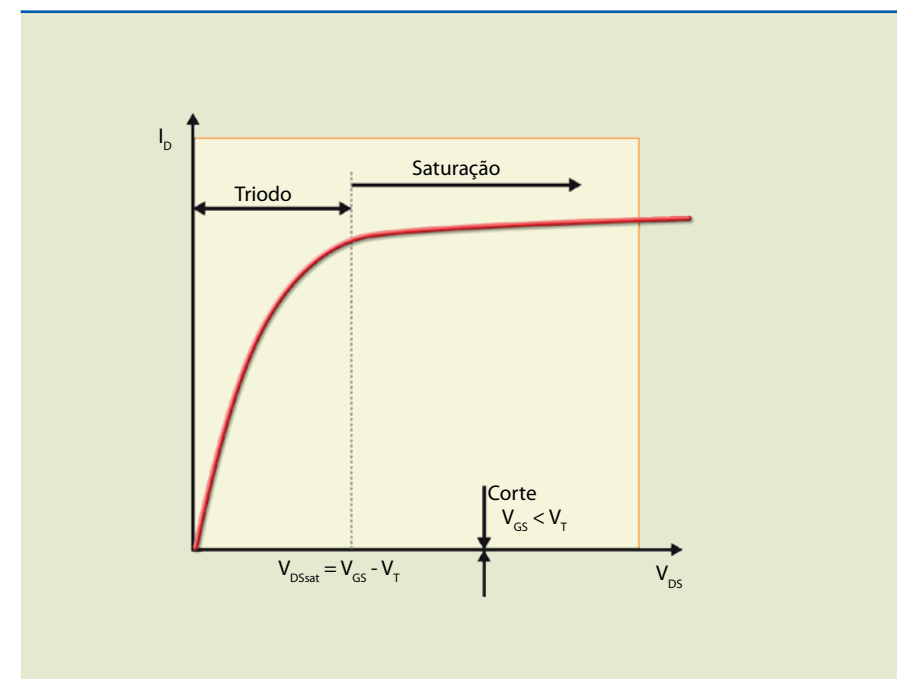
MOSFET tipo crescimento com $V_{GS} > V_T$ e $V_{DS} > V_{GS} - V_T$.



A figura 6.27 mostra a curva de dreno para um valor de V_{GS} e as três regiões de operação (triódo, saturação e corte).

Figura 6.27

Regiões de operação do MOSFET.



A figura 6.28a apresenta as curvas de dreno para um transistor com $V_T = 1\text{ V}$, e a figura 6.28b, a operação com baixo V_{DS} , demonstrando que é possível utilizar esse dispositivo como resistência controlada por tensão.



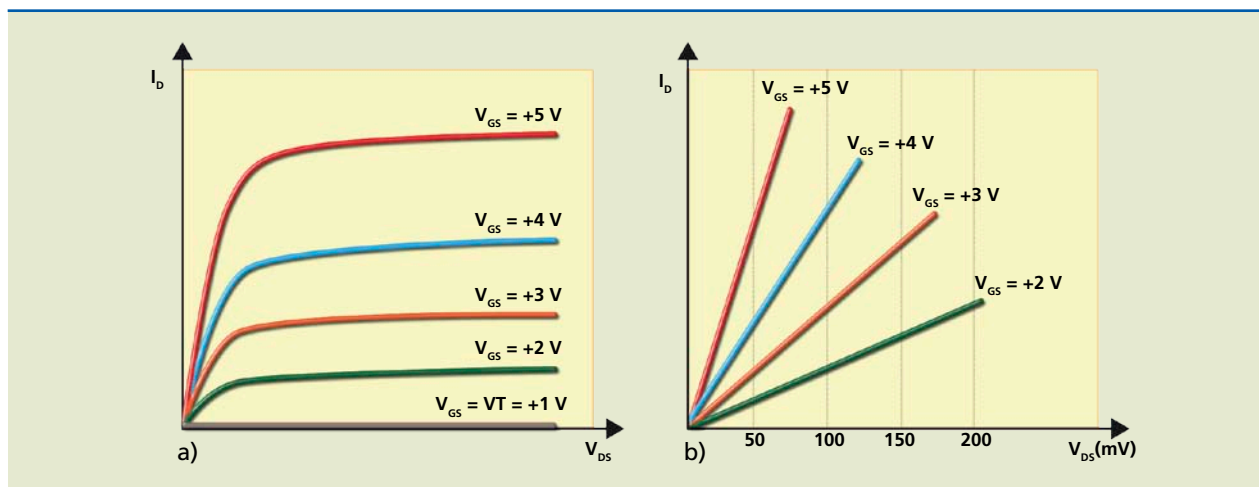


Figura 6.28

a) Curvas características de dreno MOSFET tipo crescimento canal N e b) operação do MOSFET como resistência controlada por tensão.

A figura 6.29 mostra a curva de transferência ou de transcondutância. A parte inicial da curva representa o momento em que $V_{GS} = V_T$. Quando V_{GS} é menor que V_T , a corrente de dreno é praticamente nula. Quando é maior, o dispositivo entra em condução e a corrente de dreno passa a ser controlada pela tensão de porta.

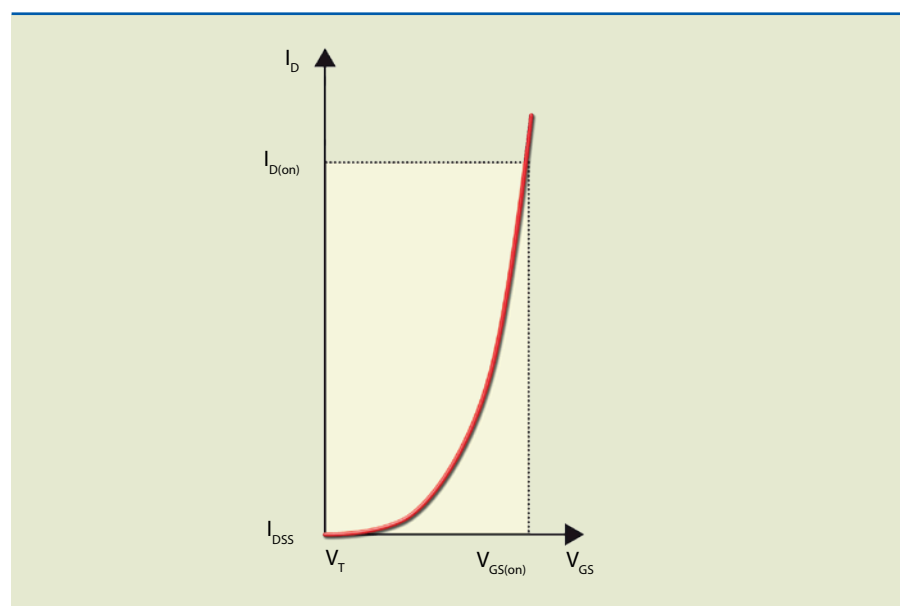
A corrente para $V_{GS} \leq 0$ é muito pequena, da ordem de alguns nA. Quando $V_{GS} > 0$, a corrente de dreno se eleva devagar e depois acentuadamente com o aumento de V_{GS} . O fabricante indica um valor de tensão de porta para o qual a corrente de dreno atinge determinado valor – por exemplo, $20 \mu A$. A corrente $I_{D(on)}$ representa o valor máximo da corrente de dreno e $V_{GS(on)}$, o valor de tensão de porta correspondente. A relação entre a corrente de dreno e a tensão de dreno é aproximadamente quadrática, isto é:

$$I_D = K \cdot (V_{GS} - V_T)^2 \quad (6.11)$$

em que a constante K está relacionada com parâmetros físicos.

Figura 6.29

Curva característica de transferência.



6.2.2 Funcionamento do MOSFET tipo depleção

Quando estudamos o JFET, vimos que a condutividade do canal pode ser alterada aumentando a polarização reversa, isto é, fazendo com que a região de depleção (região desprovida de portadores de cargas livres) avance sobre o canal.

A figura 6.30 mostra a estrutura simplificada e a simbologia de dois MOSFETs tipo depleção, um canal N e outro canal P. Observe que eles possuem um canal ligando o dreno à fonte, isto é, mesmo sem tensão de porta haverá corrente de dreno.

Figura 6.30

Estrutura física de MOSFETs tipo depleção: a) canal N e b) canal P, com as respectivas simbologias.

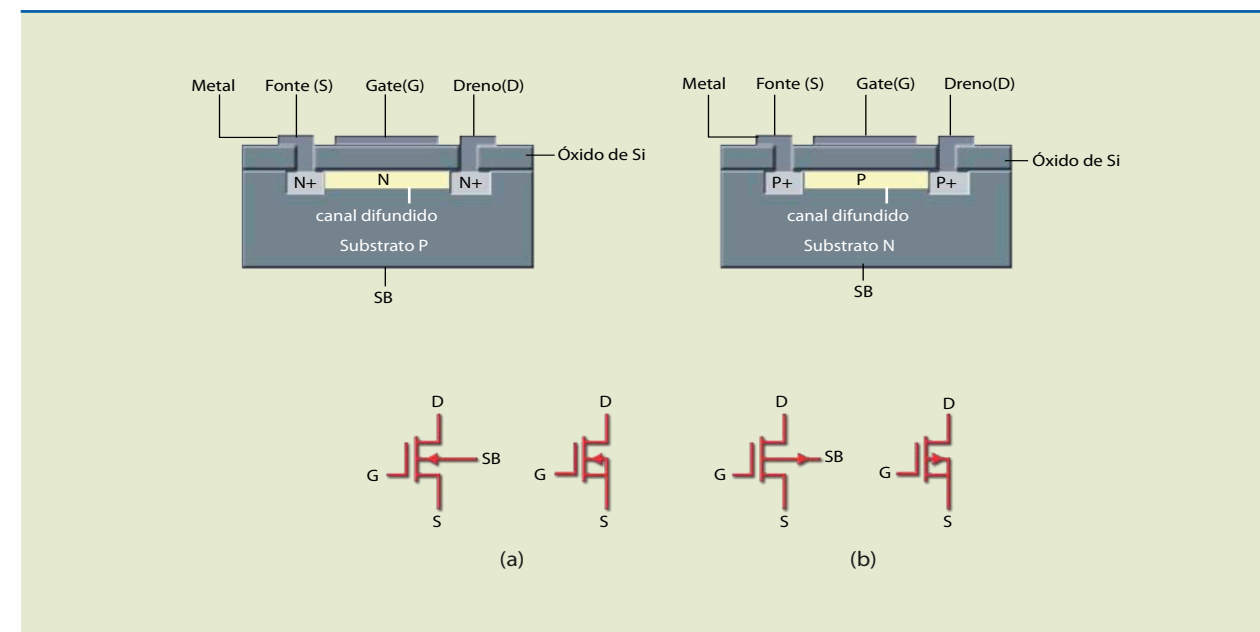
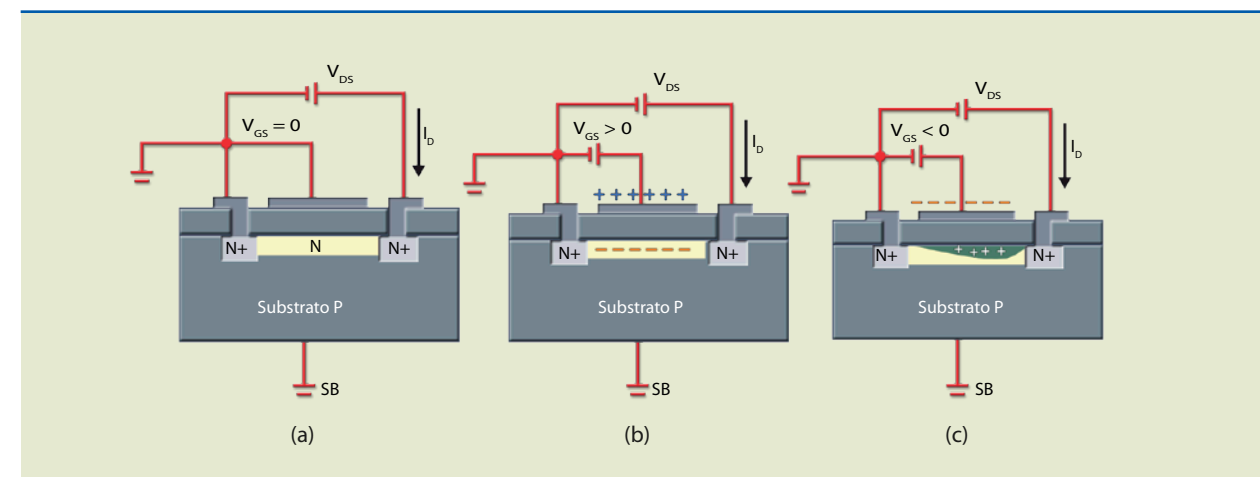


Figura 6.31

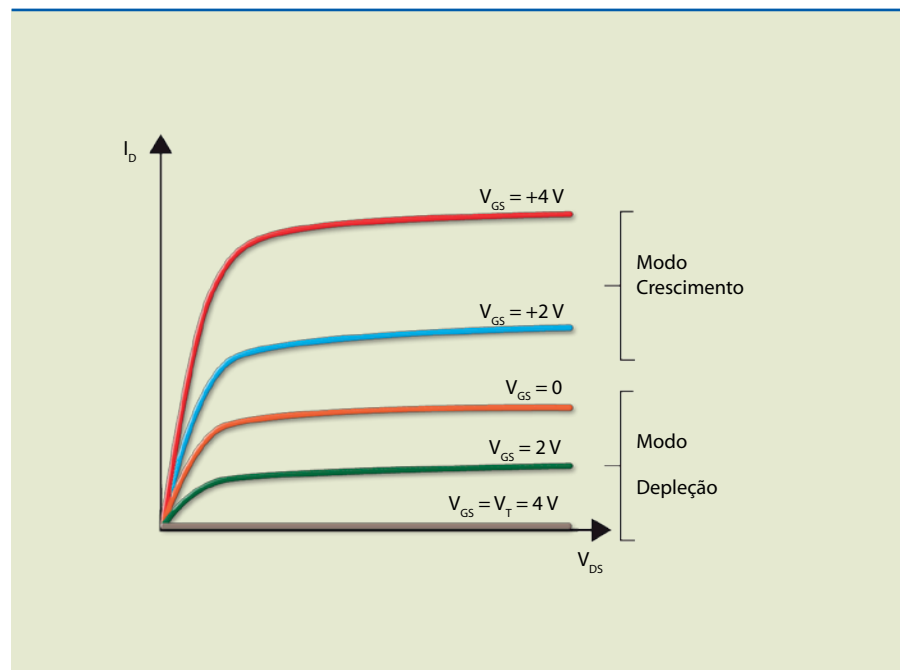
MOSFET tipo depleção canal N operando com: a) $V_{GS} = 0$, b) $V_{GS} > 0$ e c) $V_{GS} < 0$.

A figura 6.31 ilustra a operação de acordo com V_{GS} no modo depleção.



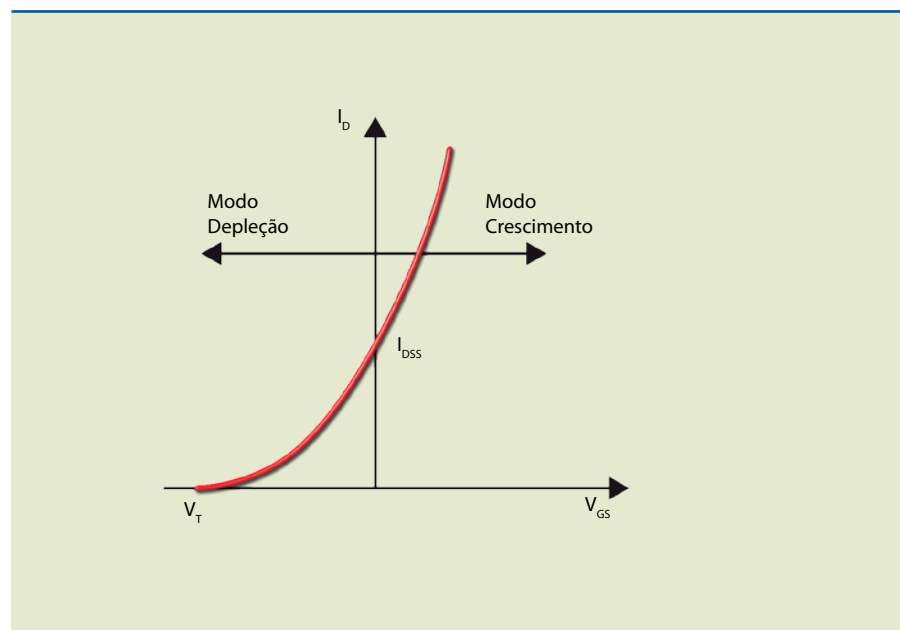
Quando a porta é positiva em relação ao canal, os elétrons são atraídos do substrato, aumentando a condutividade do canal (figura 6.31). Quando a porta é negativa, os elétrons são repelidos para fora do canal, diminuindo a condutividade deste. Se a tensão de porta é suficientemente negativa, o estreitamento do canal pode atingir o valor máximo, anulando a corrente de dreno. A figura 6.32 apresenta as curvas características de dreno. Analisando-as, é possível verificar como ocorre a variação de tensão nos modos depleção e crescimento.

Figura 6.32
Curvas características de dreno MOSFET tipo depleção canal N.



A figura 6.33 mostra a curva de transferência ou de transcondutância.

Figura 6.33
Curva característica de transferência.



6.2.3 Polarização e amplificador

O conceito de polarização e a análise dos circuitos são os mesmos abordados no estudo do JFET (seção 6.1.5).

6.2.4 Inversor CMOS

Em qualquer circuito lógico digital, o elemento básico é o inversor CMOS (*complementary metal-oxide-semiconductor*). Esse dispositivo consiste em dois transistores tipo crescimento, um canal N (TR_1) e outro canal P (TR_2), como mostra a figura 6.34.

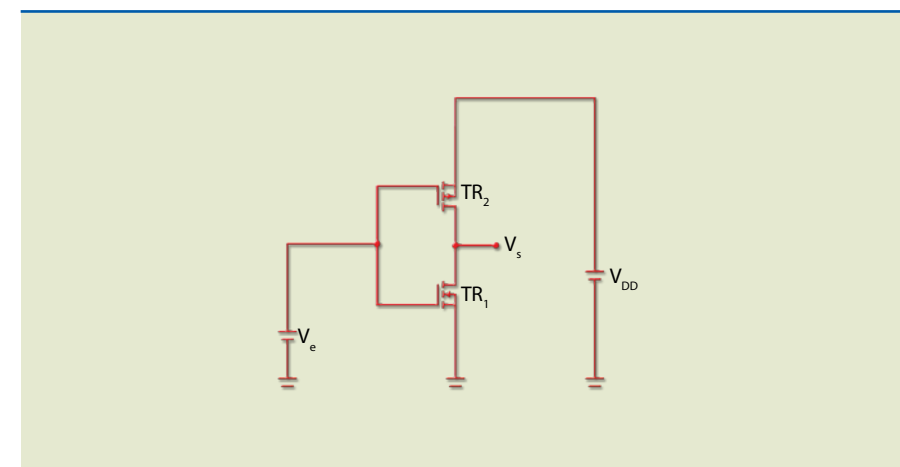


Figura 6.34
Inversor CMOS.

Na figura 6.35a, em que $V_e = V_{DD}$, pode-se admitir que o transistor TR_1 (canal N) conduz, pois a tensão aplicada entre a porta e a fonte é maior que V_T , e o transistor TR_2 (canal P) está cortado, uma vez que a tensão entre a porta e a fonte é zero, portanto menor que V_T . Observe que a fonte de TR_2 está conectada em V_{DD} . A figura 6.35b ilustra a condição em que TR_2 é substituído por uma chave aberta e TR_1 representa uma resistência de baixo valor R_{DS} .

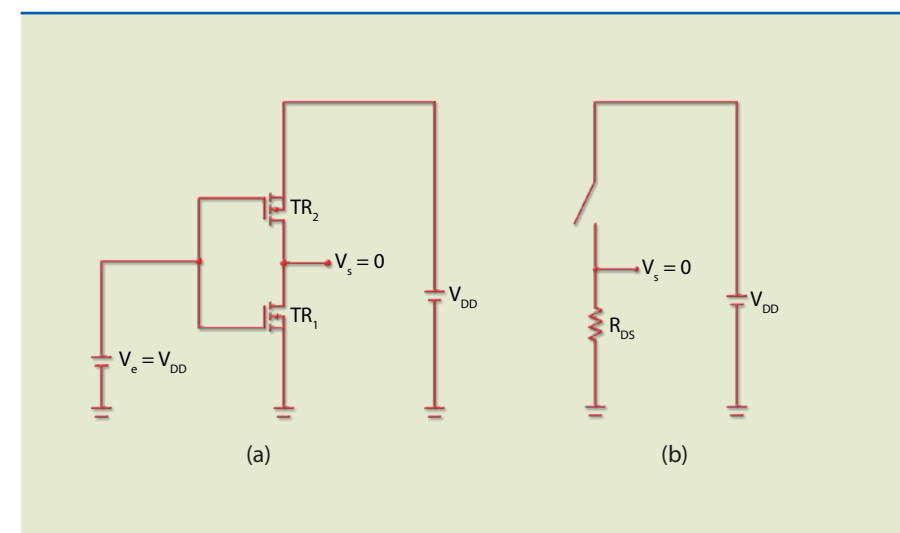


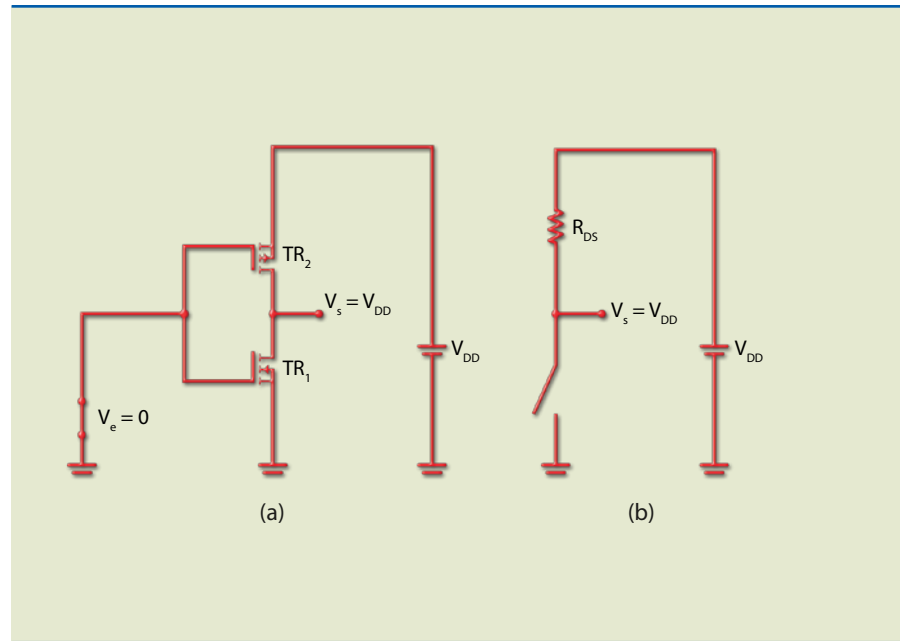
Figura 6.35
a) Inversor CMOS com entrada alta ($V_e = V_{DD}$) e b) circuito equivalente.



Se a entrada for nível lógico “0” ou 0 V, TR_1 cortará, pois a tensão entre a porta e a fonte será menor que V_T , enquanto a tensão aplicada entre a porta e a fonte do transistor TR_2 será negativa ($-V_{DD}$), induzindo um canal P; desse modo, TR_2 conduzirá e a saída será alta, ou seja, V_{DD} (figura 6.36).

Figura 6.36

a) Inversor CMOS com entrada baixa ($V_e = 0$) e b) circuito equivalente.



A principal vantagem dessa tecnologia em relação às outras é seu baixo consumo de energia, o que tem permitido a fabricação de aparelhos portáteis como calculadoras, relógios digitais e outros dispositivos alimentados, por exemplo, com uma única pilha.

6.2.5 MOSFET de potência

A invenção do MOSFET de potência veio suprir a deficiência dos transistores bipolares de potência utilizados em eletrônica (transistores de potência são aqueles que suportam correntes de no mínimo 1 A).

Os transistores bipolares de potência são controlados por corrente. Assim, para controlar uma corrente de valor elevado, é necessária uma corrente de base relativamente alta. Para cortar o transistor com rapidez, a corrente reversa de base deve ter valor elevado, porém, por possuir lacunas como portadores de carga, o tempo para mudança de estado também aumenta. Os MOSFETs podem operar com grandes velocidades de comutação quando ligados em tensões abaixo de 200 V.

Os MOSFETs de potência têm aparência diferente dos outros transistores e, por isso, são chamados de MOSFETs verticais (V-MOS, do inglês *vertical MOS-FET*). Há vários tipos de MOSFETs, projetados para diversas aplicações. Um deles, por exemplo, de estrutura similar à do transistor tradicional, é usado especificamente nos estágios de saída de amplificadores de áudio.

A figura 6.37 mostra a pinagem, o aspecto e algumas características elétricas do MOSFET de potência IRF2804S-7P, para uso automotivo, e a tabela 6.3, os limites máximos.

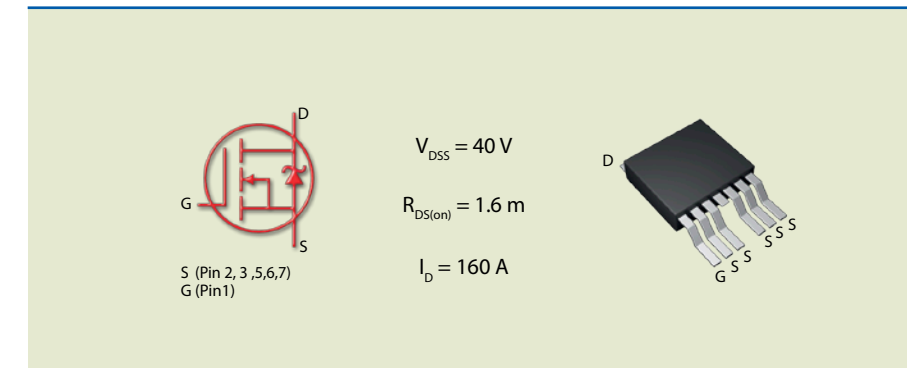


Figura 6.37

Aspecto físico e algumas características elétricas do IRF2804S-7P.

Tabela 6.3

Limites máximos do IRF2804S-7P.

	Parameter	Max.	Units
$I_D @ T_C = 25\text{ }^\circ\text{C}$	Continuous Drain Current, $V_{GS} @ 10\text{ V}$ (Silicon Limited)	320	A
$I_D @ T_C = 100\text{ }^\circ\text{C}$	Continuous Drain Current, $V_{GS} @ 10\text{ V}$ (See Fig. 9)	230	
$I_D @ T_C = 25\text{ }^\circ\text{C}$	Continuous Drain Current, $V_{GS} @ 10\text{ V}$ (Package Limited)	160	
I_{DM}	Pulsed Drain Current ①	1360	
$P_D @ T_C = 25\text{ }^\circ\text{C}$	Maximum Power Dissipation	330	W
	Linear Derating Factor	2.2	W/°C
V_{GS}	Gate-to-Source Voltage	± 20	V
E_{AS}	Single Pulse Avalanche Energy (Thermally Limited) k	630	mj
E_{AS} (tested)	Single Pulse Avalanche Energy Tested Value ②	1050	
I_{AR}	Avalanche Current ①	See Fig. 12a, 12b, 15, 16	A
E_{AR}	Repetitive Avalanche Energy ⑤		mj
T_J T_{STG}	Operating Junction and Storage Temperature Range	-55 to +175	°C
	Soldering Temperature, for 10 seconds	300 (1.6 mm from case)	
	Mounting torque, 6-32 or M3 screw	10 lbf·in (1.1 Nm)	

